

[Generate Collection](#)

L3: Entry 1 of 1

File: JPAB

Apr 27, 2001

PUB-NO: JP02001118391A
DOCUMENT-IDENTIFIER: JP 2001118391 A
TITLE: MEMORY DEVICE

PUBN-DATE: April 27, 2001

INVENTOR-INFORMATION:

NAME	COUNTRY
KIMURA, AKIFUMI	

ASSIGNEE-INFORMATION:

NAME	COUNTRY
FUJITSU GENERAL LTD	

APPL-NO: JP11297668
APPL-DATE: October 20, 1999

INT-CL (IPC): G11 C 16/02; G11 C 29/00

ABSTRACT:

PROBLEM TO BE SOLVED: To permit renewal without erasing once a region in which the number of times of rewriting is stored when record of the number of times of rewriting data is updated in a semiconductor memory (flash memory) being rewritable.

SOLUTION: A number of times of rewriting recording region 13 recording the number of times of rewriting in a data storing region of a flash memory is provided, the number of data previously decided setting an address of data of high ('1') of 1 bit corresponding to one time of rewriting is stored in the number of times of rewriting recording region 13. And record of the number of times of rewriting is updated by changing data of high ('1') of the 1 bit to data of low ('0') every one time of rewriting. The update is performed so that it is shifted from low-order of an address to high-order. Also, the number of data of the low ('0') is counted by a counter, and this number of count is displayed on a display section.

COPYRIGHT: (C)2001, JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-118391

(P2001-118391A)

(43)公開日 平成13年4月27日 (2001.4.27)

(51)Int.Cl.
G 11 C 16/02
29/00

識別記号
601

F I
G 11 C 29/00
17/00

テ-マート(参考)
601C 5B025
601B 5L106

審査請求 未請求 請求項の数7 OL (全4頁)

(21)出願番号

特願平11-297668

(22)出願日

平成11年10月20日 (1999.10.20)

(71)出願人 000006611

株式会社富士通ゼネラル

神奈川県川崎市高津区末長1116番地

(72)発明者 木村 亮史

川崎市高津区末長1116番地 株式会社富士
通ゼネラル内

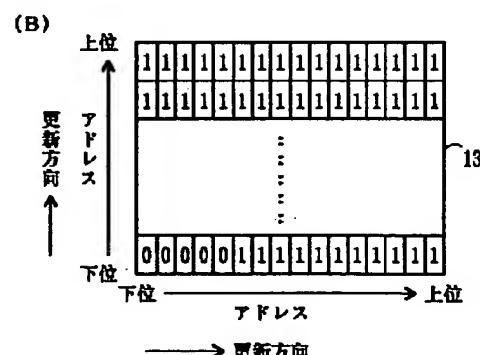
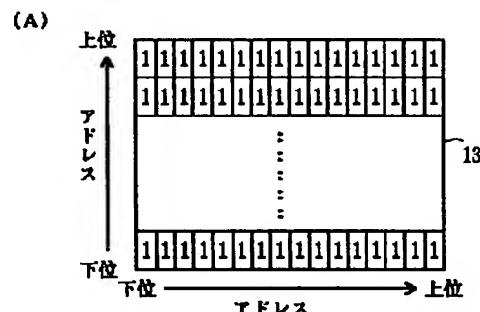
Fターム(参考) 5B025 AD04 AE01 AE08
5L106 AA10 CC38

(54)【発明の名称】 メモリ装置

(57)【要約】

【課題】 書換え可能な半導体メモリ（フラッシュメモリ）におけるデータ書換え回数の記録更新に際し、書換え回数を格納した領域を一旦消去することなく更新可能にする。

【解決手段】 フラッシュメモリのデータ格納領域中に書換え回数を記録する書換え回数記録領域13を設け、同書換え回数記録領域13に、書換え1回と対応させた1ビットのハイ（「1」）のデータをアドレス設定して予め定めたデータ数記憶しておく。そして、書換える毎に前記1ビットのハイ（「1」）のデータをロー（「0」）のデータへ変更することで書換え回数の記録を更新する。その更新はアドレスの下位から上位へ移行する方向で行う。また、書換える毎に変更される前記ロー（「0」）のデータの数をカウンタでカウントし、このカウント数を表示部で表示する。



【特許請求の範囲】

【請求項1】 書換え可能なメモリと、前記メモリのデータ書込み又はデータ読み出し等を制御する制御部とを備えてなるメモリ装置において、前記メモリのデータ格納領域中に同メモリのデータ書換え回数を記録する書換え回数記録領域を設け、同領域に予め回数記録データを記憶し、前記データ書換えを行う毎に前記回数記録データを一旦消去することなく変更することにより書換え回数を記録するようにしたことを特徴とするメモリ装置。

【請求項2】 前記回数記録データを、書換え1回と対応させた1ビットのハイ（「1」）のデータを、アドレス設定して予め定めたデータ数記憶してなることを特徴とする請求項1記載のメモリ装置。

【請求項3】 前記回数記録データの変更を、書換えを1回行う毎に前記1ビットのハイ（「1」）のデータをロー（「0」）のデータへ変更することを特徴とする請求項1又は請求項2記載のメモリ装置。

【請求項4】 前記回数記録データの変更の順序を、前記アドレスの下位から上位へ移行することを特徴とする請求項1、請求項2又は請求項3記載のメモリ装置。

【請求項5】 前記1ビットのハイ（「1」）のデータのデータ数を、前記メモリに許容される書換え回数として予め設定したデータ数としたことを特徴とする請求項2記載のメモリ装置。

【請求項6】 前記制御部の下に、書換える毎に変更される前記ロー（「0」）のデータの数をカウントするカウンタと、前記カウンタによるカウント数を表示する表示部とを設け、同表示部で書換え回数を表示することを特徴とする請求項1又は請求項3記載のメモリ装置。

【請求項7】 前記カウンタによるカウント数が、前記メモリに許容される書換え回数として予め設定したデータ数となったときには前記表示部が警告表示することを特徴とする請求項5又は請求項6記載のメモリ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はメモリ装置に係り、より詳細には、書換え可能な半導体メモリ（フラッシュメモリ）におけるデータ書換え回数の管理に関する。

【0002】

【従来の技術】書換え可能な半導体メモリ（以下、フラッシュメモリ）のデータ書換えにおいて、その書換え回数を記録しておくことは、書換え回数に制限がある点において有益な情報となる。その書換え回数を記録する方法として、従来、単純にその書換え回数を格納する領域（ブロック）を一旦消去して、更新した回数を新たに書き込むようにしていた。この場合、データ書換え制御用のプログラムデータについても一旦消去することとなるが、本来、このプログラムデータについては消去する必要がなく、そのまま残しておいてよいものである。

【0003】

10

20

30

40

50

【発明が解決しようとする課題】前述のように、従来の方法の場合、書換え回数を新たに記録（更新）する際に、常にその回数を含む領域全体を消去しなくてはならず、従って、書き換える必要のない内容までも一旦消去して同じ内容のもの（プログラムデータ）を再度書き込む必要があり、無駄が生じていた。また、このことはフラッシュメモリの寿命を縮める要因ともなっていた。本発明はこのような点に鑑み、書換え回数を格納した領域（ブロック）を消去することなく、書換え回数を更新できるようにしたメモリ装置を提供すること目的としたものである。

【0004】

【課題を解決するための手段】本発明は、書換え可能なメモリと、前記メモリのデータ書込み又はデータ読み出し等を制御する制御部とを備えてなるメモリ装置において、前記メモリのデータ格納領域中に同メモリのデータ書換え回数を記録する書換え回数記録領域を設け、同領域に予め回数記録データを記憶し、前記データ書換えを行う毎に前記回数記録データを一旦消去することなく変更することにより書換え回数を記録するようにしたメモリ装置を提供するものである。

【0005】また、前記回数記録データを、書換え1回と対応させた1ビットのハイ（「1」）のデータを、アドレス設定して予め定めたデータ数記憶しておく。

【0006】また、前記回数記録データの変更を、書換えを1回行う毎に前記1ビットのハイ（「1」）のデータをロー（「0」）のデータへ変更する。

【0007】また、前記回数記録データの変更の順序を、前記アドレスの下位から上位へ移行するようにする。

【0008】また、前記1ビットのハイ（「1」）のデータのデータ数を、前記メモリに許容される書換え回数としてもよい。

【0009】また、前記制御部の下に、書換える毎に変更される前記ロー（「0」）のデータの数をカウントするカウンタと、前記カウンタによるカウント数を表示する表示部とを設け、同表示部で書換え回数を表示するようにもよい。

【0010】また、前記カウンタによるカウント数が、前記メモリに許容される書換え回数として予め設定したデータ数となったときには前記表示部が警告表示するようにもよい。

【0011】

【発明の実施の形態】以下、発明の実施の形態を実施例にもとづき、図面を参照して説明する。図1は本発明によるメモリ装置を説明するための要部ブロック図であり、1はフラッシュメモリ、2は同フラッシュメモリ1の書込み又は書換えを制御する制御部である。また、3は書換えの累積回数をカウントするカウンタであり、4は前記カウンタ3によるカウント数を表示する表示部で

ある。また、図2は前記フラッシュメモリ1のデータ格納領域に関する説明図である。図2に示すように、フラッシュメモリ1のデータ格納領域は、二つのプログラム領域11及び同12と書換え回数記録領域13との3領域に分ける。プログラム領域11は、フラッシュメモリ1の機能又は仕様を実現する手段となるプログラムデータ（本来的データ）を格納する領域であり、プログラム領域12は、プログラム領域11のデータの消去又は書換えのためのプログラムデータを格納する領域である。また、書換え回数記録領域13は書換え回数を記録する領域であり、本発明の本質部分である。

【0012】図3（A）（B）は上記書換え回数記録領域13における書換え回数記録の説明図である。図3（A）に示すように、当領域13には、書換え1回と対応させた1ビット単位のハイ（「1」）のデータを所要数分予め与えておく。図3（A）のように、全てがハイ（「1」）の状態が書換え回数「0」を意味する。また、所要数分としては、例えばフラッシュメモリ1に許容される限界数（通常、略8000回前後）とすればよい。そして、書換えを1回行う毎に一つのビットをハイ（「1」）からロー（「0」）に変更する。この変更は制御部2が処理する。従って、変更されたロー（「0」）の数が書換え回数を示すこととなる。

【0013】図3（B）はロー（「0」）にしたビット数を例として「5」としたものであり、書換え回数が5回行われたことを示す。この書換え回数の更新（変更）方向は図示のように、アドレスの下位から上位へ移行する（図で示せば、領域最下段の左から右方向とし、上段へ1段づつ移行していく）。制御部2は書換え回数更新ごとにロー（「0」）のビット数をカウンタ3でカウントさせ、同カウント数を表示部4で表示させる。これによ

り、書き換えた累積回数が表示されることとなる。さらに制御部2は、上記カウンタ3によるカウント数が前記フラッシュメモリ1に許容される書換え回数として予め設定したデータ数となったとき、即ち、全てのビットがロー（「0」）に変更されたときには前記表示部4で警告表示させるようにしてもよい。以上により、従来のような書換え回数記録領域を一旦消去するということが不要となる。

【0014】

10 【発明の効果】以上説明したように本発明によれば、書換え回数を新たに記録（更新）する際に、従来のようにその回数を含む領域全体を消去することなく書換え回数を更新できることとなる。従って、一旦消去した同じ内容のもの（プログラムデータ）を再度書き込むという従来行っていた無駄が解消され、フラッシュメモリの寿命を延ばすこととなる。このように、本発明はメモリ装置の性能及び信頼性を向上するものである。

【図面の簡単な説明】

【図1】本発明によるメモリ装置を説明するための要部20 ブロック図である。

【図2】フラッシュメモリ1のデータ格納領域に関する説明図である。

【図3】書換え回数記録領域13における書換え回数記録の説明図である。

【符号の説明】

1 フラッシュメモリ

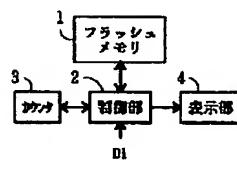
2 制御部

3 カウンタ

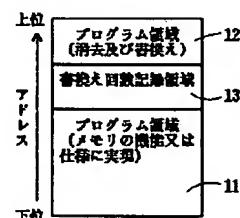
4 表示部

30

【図1】



【図2】



【図3】

